

CLIPPEDIMAGE= JP02000299330A

PAT-NO: JP02000299330A

DOCUMENT-IDENTIFIER: JP 2000299330 A

TITLE: METHOD AND APPARATUS FOR MOUNTING BARE CHIP, AND MOUNTING BOARD THEREON

PUBN-DATE: October 24, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
YAMAGUCHI, SEIJI	N/A
TAKIGUCHI, MASATOSHI	N/A
TOBA, HIROKADO	N/A
NEGISHI, HIDEHIKO	N/A
TOGO, HITOMARO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MATSUSHITA ELECTRIC IND CO LTD	N/A

APPL-NO: JP11106822

APPL-DATE: April 14, 1999

INT-CL (IPC): H01L021/56;H01L021/60 ;H01L023/12 ;H01L023/28

ABSTRACT:

PROBLEM TO BE SOLVED: To secure a gap between a board and a bare chip by arranging heat-resistant hard members for regulating the interval between the bare chip and the board to such a width as to allow a sealing resin to be filled therein, in a region between the bare chip and the board excluding an electrode forming region.

SOLUTION: Spacers 6 are members located in a region excluding a region for forming electrodes 4 in a bare chip 3, e.g. at outer edge portions of the chip 3, in order to regulate the gap between a board 1 and the

chip 3, while being interposed between the board 1 and the chip 3. The spacer 6 is made from a hard member having heat resistance, corrosion resistance and hardness of an extent which does not collapse when a load is applied to the chip 3, such as, for example, metal wire made of Au, acrylic resin ball, glass beads, and metal ball. A bare chip mounting apparatus comprises a collet, a heating table, and a collet-moving mechanism, and the collet is provided with suction nozzles for sucking the air and a heater.

COPYRIGHT: (C)2000,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-299330

(P2000-299330A)

(43)公開日 平成12年10月24日(2000.10.24)

(51)Int.Cl.

H 01 L 21/56  
21/60  
23/12  
23/28

識別記号

3 1 1

F I

H 01 L 21/56  
21/60  
23/28  
23/12

マーク\*(参考)

E 4 M 1 0 9  
3 1 1 S 5 F 0 4 4  
Z 5 F 0 6 1  
L

審査請求 未請求 請求項の数14 O L (全 10 頁)

(21)出願番号

特願平11-106822

(22)出願日

平成11年4月14日(1999.4.14)

(71)出願人 000005821

松下電器産業株式会社  
大阪府門真市大字門真1006番地

(72)発明者 山口 盛司

神奈川県横浜市港北区綱島東四丁目3番1  
号 松下通信工業株式会社内

(72)発明者 濵口 正敏

神奈川県横浜市港北区綱島東四丁目3番1  
号 松下通信工業株式会社内

(74)代理人 100112128

弁理士 村山 光威

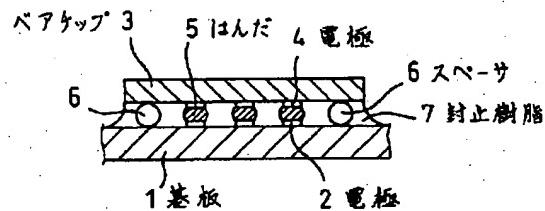
最終頁に続く

(54)【発明の名称】 ベアチップ実装基板、ベアチップ実装方法及びベアチップ実装装置

(57)【要約】

【課題】 基板とベアチップとの間のギャップを確保するとともに、基板とベアチップとの間のギャップを確保した実装基板を容易に製造することを可能にする。

【解決手段】 ベアチップ3と基板1との間でかつベアチップ3における電極4の形成領域以外の領域にスペーサ6を介在させ、ベアチップ3と基板1とのギャップを封止樹脂7が注入可能な幅になるように維持させる。



## 【特許請求の範囲】

【請求項1】 ベアチップと、このベアチップを搭載する基板とからなり、前記ベアチップの電極と前記基板の電極とをはんだ接合して前記ベアチップと前記基板との間に封止樹脂を注入してなるベアチップ実装基板において、前記ベアチップと前記基板との間でかつ前記ベアチップにおける電極の形成領域以外の領域に、前記ベアチップと前記基板との間隔を前記封止樹脂が注入可能な幅に規制する耐熱性の硬質部材を配置したことを特徴とするベアチップ実装基板。

【請求項2】 前記硬質部材を、金属ワイヤ、樹脂ボール、ガラスピーブまたは金属ボールで形成したことを特徴とする請求項1記載のベアチップ実装基板。

【請求項3】 ベアチップと、このベアチップを搭載する基板とからなり、前記ベアチップの電極と前記基板の電極とをはんだ接合して前記ベアチップと前記基板との間に封止樹脂を注入してなるベアチップ実装基板において、

前記ベアチップと前記基板との間でかつ前記ベアチップにおける電極の形成領域以外の領域に、前記ベアチップの一部に当接しかつ前記ベアチップと前記基板との間隔を前記封止樹脂が注入可能な幅に規制する樹脂層を設けたことを特徴とするベアチップ実装基板。

【請求項4】 前記樹脂層の一部に、前記封止樹脂を注入するための注入部を形成したことを特徴とする請求項3記載のベアチップ実装基板。

【請求項5】 ベアチップと、このベアチップを搭載する基板とからなり、前記ベアチップの電極と前記基板の電極とをはんだ接合して前記ベアチップと前記基板との間に封止樹脂を注入してなるベアチップ実装基板を製造するためのベアチップ実装方法において、前記ベアチップの電極と前記基板の電極とをはんだ接合する前に、前記基板における電極の形成領域以外の領域または前記ベアチップにおける電極の形成領域以外の領域に、前記ベアチップと前記基板との間隔を前記封止樹脂が注入可能な幅に規制する耐熱性の硬質部材を配置することを特徴とするベアチップ実装方法。

【請求項6】 前記硬質部材を配置する部位に前記封止樹脂と同一の樹脂を塗布して、前記硬質部材を仮固定することを特徴とする請求項5記載のベアチップ実装方法。

【請求項7】 ベアチップと、このベアチップを搭載する基板とからなり、前記ベアチップの電極と前記基板の電極とをはんだ接合して前記ベアチップと前記基板との間に封止樹脂を注入してなるベアチップ実装基板を製造するためのベアチップ実装方法において、前記基板の電極上に、前記ベアチップと前記基板との間隔を前記封止樹脂が注入可能な幅に規制する導電性かつ耐熱性の硬質部材を配置して、これら硬質部材と前記ベ

アチップの電極とをはんだ接合することを特徴とするベアチップ実装方法。

【請求項8】 ベアチップと、このベアチップを搭載する基板とからなり、前記ベアチップの電極と前記基板の電極とをはんだ接合して前記ベアチップと前記基板との間に封止樹脂を注入してなるベアチップ実装基板を製造するためのベアチップ実装方法において、

前記ベアチップの電極上に、前記ベアチップと前記基板との間隔を前記封止樹脂が注入可能な幅に規制する導電性かつ耐熱性の硬質部材を配置して、これら硬質部材と前記基板の電極とをはんだ接合することを特徴とするベアチップ実装方法。

【請求項9】 前記硬質部材にはんだを溶着させて、はんだバンプを形成したことを特徴とする請求項7または8記載のベアチップ実装方法。

【請求項10】 前記硬質部材にはんだメッキを施して、はんだバンプを形成したことを特徴とする請求項7または8記載のベアチップ実装方法。

【請求項11】 前記ベアチップを前記基板上に実装する前に、ベアチップ実装基板の端子となるランド間を導電線で接続し、前記ベアチップを前記基板上に実装した後に、前記導電線を除去することを特徴とする請求項5、7または8記載のベアチップ実装方法。

【請求項12】 前記基板に設けられたチップ部品の実装ランドに、チップ部品をはんだによって仮接合し、前記ベアチップまたは前記基板に形成されたはんだバンプを前記基板または前記ベアチップの電極に当接させた状態で前記基板を加熱して、前記基板にチップ部品およびベアチップを同時にはんだ接合することを特徴とする請求項5、7または8記載のベアチップ実装方法。

【請求項13】 ベアチップを保持するベアチップ保持部と、基板を保持する基板保持部と、前記ベアチップ保持部を前記基板側に移動させて、前記ベアチップ保持部が保持するベアチップを基板上に実装させる駆動部とを有するベアチップ実装装置において、

前記ベアチップ保持部と前記基板との間に介在して、前記ベアチップと前記基板との間隔を規制するストッパを備えたことを特徴とするベアチップ実装装置。

【請求項14】 ベアチップを保持するベアチップ保持部と、基板を保持する基板保持部と、前記ベアチップ保持部を前記基板側に移動させて、前記ベアチップ保持部が保持するベアチップを基板上に実装させる駆動部とを有するベアチップ実装装置において、

前記ベアチップまたは前記基板上に形成されたはんだバンプの高さを測定する高さ測定手段と、この高さ測定手段の測定結果に基いて前記ベアチップと前記基板との適正間隔を算出する演算手段と、この演算手段の算出結果に基いて前記駆動部を制御して、前記ベアチップ保持部の高さを調整させる制御手段とを備えたことを特徴とするベアチップ実装装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、ペアチップ実装基板、ペアチップ実装方法およびペアチップ実装装置に関する。

## 【0002】

【従来の技術】従来、商品の小型化、薄型化さらに軽量化のために、ペアチップを直接基板に接合して、基板自体の小型化が図られてきた。さらに近年では、ペアチップ実装基板を用いることにより、光／電変換回路または高周波・高帯域回路における配線長が短縮され、その結果、低損失、高速・大容量化が期待されている。

【0003】ところで、従来においては、一般に、図2 2に示すように、基板1の電極2上にはんだ5aによるはんだバンプ5aを形成するか、または、図2 3に示すようにペアチップ3の電極4にはんだバンプ5aを形成した後に、はんだバンプ5aに電極2または電極4を対向させ、所定の荷重を加えた状態ではんだバンプ5aを電極4に当接させながら基板1およびペアチップ3を加熱してはんだバンプ5aを溶融させて、基板1にペアチップ3を実装している。

【0004】しかしながら、ペアチップは脆弱な部品であるため、接合時におけるペアチップに加える荷重を低く設定する必要がある。また、ペアチップに過剰な荷重が加わって、ペアチップが基板側に過度に移動すると、はんだが潰れてしまって短絡するおそれがある。

【0005】このような問題点を解決するための従来技術としては、特開平8-288291号公報記載の半導体装置がある。この公報に記載された半導体装置によれば、接続後の半導体チップの電極と配線基板の実装パッドとの間のはんだ内に樹脂ボールを介在させることにより、線膨張係数の違いにより発生する応力を吸収しはんだバンプにクラックを発生させずに接続信頼性を向上させることができ、また、接続時に樹脂ボールがコアになってはんだ溶融時のはんだの漏れ広がり量を制御することができるので、他の端子との短絡による不良を防止することができる。

## 【0006】

【発明が解決しようとする課題】しかし、前述した従来技術においては、比較的小型の部材である樹脂ボールを電極上に正確に配置する必要があるため、ペアチップを基板に実装する際に、より高い精度が要求されることになる。

【0007】さらに、接合点間の絶縁性確保および接合強度確保のために基板とペアチップとの間に封止剤を注入するために、基板とペアチップとの間にギャップを確保する必要がある。つまり、ペアチップに過剰な荷重が加えられたり、はんだ溶融時にペアチップが荷重によって基板側に押圧されて、基板とペアチップとの間のギャップが狭くなると、図2 4に示すように、はんだ5aが広

がって隣接するはんだ5aと接触して短絡したり（図中P部）、基板とペアチップとの間に封止剤が十分に入らなくなり、内部にボイド（図中Q部）が発生して接合強度が確保されないおそれがある。

【0008】前述した従来技術によれば、はんだ潰れを防止することは可能であるが、介在させた樹脂ボールが、基板とペアチップとの間のギャップを適正な幅に維持することができるとは限らない。

【0009】本発明は、このような問題点を解決し、基板とペアチップとの間のギャップを確保するとともに、基板とペアチップとの間のギャップを確保した実装基板を容易に製造することを可能にしたペアチップ実装基板、ペアチップ実装方法およびペアチップ実装装置を提供することを目的とする。

## 【0010】

【課題を解決するための手段】前記目的を達成するための本発明のペアチップ実装基板は、ペアチップと、このペアチップを搭載する基板とからなり、前記ペアチップの電極と前記基板の電極とをはんだ接合して前記ペアチップと前記基板との間に封止樹脂を注入してなるペアチップ実装基板において、前記ペアチップと前記基板との間でかつ前記ペアチップにおける電極の形成領域以外の領域に、前記ペアチップと前記基板との間隔を前記封止樹脂が注入可能な幅に規制する耐熱性の硬質部材を配置したことを特徴とする。このような構成により、硬質部材によって基板とペアチップとの間隔を適正な幅に規制することができるために、封止樹脂を確実に注入することが可能になる。その結果、ボイドの発生が防止され、ペアチップの実装強度を確保することができる。

【0011】また本発明のペアチップ実装基板は、前記硬質部材を、金属ワイヤ、樹脂ボール、ガラスピースまたは金属ボールで形成したことを特徴とする。このような構成により、ペアチップの搭載時の荷重やはんだ接合時の熱により硬質部材が変形することが防止され、基板とペアチップとの間隔を適正な幅に規制することができる。

【0012】また本発明のペアチップ実装基板は、ペアチップと、このペアチップを搭載する基板とからなり、前記ペアチップの電極と前記基板の電極とをはんだ接合して前記ペアチップと前記基板との間に封止樹脂を注入してなるペアチップ実装基板において、前記ペアチップと前記基板との間でかつ前記ペアチップにおける電極の形成領域以外の領域に、前記ペアチップの一部を当接しつつ前記ペアチップと前記基板との間隔を前記封止樹脂が注入可能な幅に規制する樹脂層を設けたことを特徴とする。このような構成により、樹脂層によって基板とペアチップとの間隔を適正な幅に規制しながら、基板にペアチップを搭載することができる。

【0013】また本発明のペアチップ実装基板は、前記

樹脂層の一部に、前記封止樹脂を注入するための注入部を形成したことを特徴とする。このような構成により、封止樹脂の注入が注入部を介して行うことが可能になる。

【0014】また本発明のペアチップ実装方法は、ペアチップと、このペアチップを搭載する基板とからなり、前記ペアチップの電極と前記基板の電極とをはんだ接合して前記ペアチップと前記基板との間に封止樹脂を注入してなるペアチップ実装基板を製造するためのペアチップ実装方法において、前記ペアチップの電極と前記基板の電極とをはんだ接合する前に、前記基板における電極の形成領域以外の領域または前記ペアチップにおける電極の形成領域以外の領域に、前記ペアチップと前記基板との間隔を前記封止樹脂が注入可能な幅に規制する耐熱性の硬質部材を配置することを特徴とする。このような構成により、硬質部材によって基板とペアチップとの間隔を適正な幅に規制しながら、基板にペアチップを搭載することができる。

【0015】また本発明のペアチップ実装方法は、前記硬質部材を配置する部位に前記封止樹脂と同一の樹脂を塗布して、前記硬質部材を仮固定することを特徴とする。このような構成により、ペアチップの搭載時に硬質部材が移動することを防止できるとともに、仮固定のために特別な部材を用意する必要がなくなる。

【0016】また本発明のペアチップ実装方法は、ペアチップと、このペアチップを搭載する基板とからなり、前記ペアチップの電極と前記基板の電極とをはんだ接合して前記ペアチップと前記基板との間に封止樹脂を注入してなるペアチップ実装基板を製造するためのペアチップ実装方法において、前記基板の電極上に、前記ペアチップと前記基板との間隔を前記封止樹脂が注入可能な幅に規制する導電性かつ耐熱性の硬質部材を配置して、これら硬質部材と前記ペアチップの電極あるいは前記基板の電極とをはんだ接合することを特徴とする。このような構成により、硬質部材に、ペアチップと基板との間隔を規制する機能と、端子としての機能とを兼用させることができる。

【0017】また本発明のペアチップ実装方法は、前記硬質部材にはんだを溶着させて、はんだバンプを形成したことを見た。このような構成により、ペアチップの搭載時におけるはんだの変形量を小さくすることができる。

【0018】また本発明のペアチップ実装方法は、前記硬質部材にはんだメッキを施して、はんだバンプを形成したことを見た。このような構成により、ペアチップの搭載時におけるはんだの変形量を小さくすることができるとともに、同じメッキ工程を繰り返すことにより複数個のはんだバンプを形成することが可能になる。

【0019】また本発明のペアチップ実装方法は、前記ペアチップを前記基板上に実装する前に、ペアチップ実

装基板の端子となるランド間を導電線で接続し、前記ペアチップを前記基板上に実装した後に、前記導電線を除去することを特徴とする。このような構成により、ペアチップに接合する各電極の電位が一定になるため、ペアチップの静電破壊を防止できる。

【0020】また本発明のペアチップ実装方法は、前記基板に設けられたチップ部品の実装ランドに、チップ部品をはんだによって仮接合し、前記ペアチップまたは前記基板に形成されたはんだバンプを前記基板または前記ペアチップの電極に当接させた状態で前記基板を加熱して、前記基板にチップ部品およびペアチップを同時にはんだ接合することを特徴とする。このような構成により、1つの基板にチップ部品およびペアチップを同時にはんだ接合することが可能になる。

【0021】また本発明のペアチップ実装装置は、ペアチップを保持するペアチップ保持部と、基板を保持する基板保持部と、前記ペアチップ保持部を前記基板側に移動させて、前記ペアチップ保持部が保持するペアチップを基板上に実装させる駆動部とを有するペアチップ実装装置において、前記ペアチップ保持部と前記基板との間に介在して、前記ペアチップと前記基板との間隔を規制するストッパを備えたことを特徴とする。このような構成により、ストッパによってペアチップと基板との間隔が規定されるために、ペアチップを基板側に必要以上に移動させることができ防止され、その結果、ペアチップと基板との間隔が維持されるとともに、ペアチップに過剰な荷重がかかることが防止できる。

【0022】また本発明のペアチップ実装装置は、ペアチップを保持するペアチップ保持部と、基板を保持する基板保持部と、前記ペアチップ保持部を前記基板側に移動させて、前記ペアチップ保持部が保持するペアチップを基板上に実装させる駆動部とを有するペアチップ実装装置において、前記ペアチップまたは前記基板上に形成されたはんだバンプの高さを測定する高さ測定手段と、この高さ測定手段の測定結果に基いて前記ペアチップと前記基板との適正間隔を算出する演算手段と、この演算手段の算出結果に基いて前記駆動部を制御して、前記ペアチップ保持部の高さを調整させる制御手段とを備えたことを特徴とする。このような構成により、ペアチップと基板との間隔が維持されるようにペアチップ保持部の高さが制御するために、ペアチップを基板側に必要以上に移動させることができ防止される。

【0023】

【発明の実施の形態】以下、本発明の実施形態について、図面を参照しながら詳細に説明する。なお、図2-2、図2-3に示した從来のペアチップ実装基板における部材と同一の部材については同一の符号を付して詳細な説明は省略した。

【0024】図1は本発明のペアチップ実装基板の第1実施形態の要部構造を示す断面図であり、6はスペー

サ、7は封止樹脂を示す。スペーサ6は、ペアチップ3における電極4の形成領域以外の領域、例えば第1実施形態においてはペアチップ3の外縁部に配置されており、基板1とペアチップ3との間に介在して、基板1とペアチップ3とのギャップを規制する部材である。

【0025】スペーサ6には、耐熱性、耐腐食性およびペアチップ3に荷重を加えた際に壊れない程度の硬質の部材、例えば、Auからなる金属ワイヤ、アクリル系、エポキシ系の樹脂ボール、ガラスビーズ、Auからなる金属ボール等が適用される。

【0026】図2は、図1のペアチップ実装基板を製造するペアチップ実装装置の要部、および製造工程の一部を示す説明図であり、8はペアチップ3を保持しながら基板1にペアチップ3を搭載させるコレット、9は基板1を載置する加熱テーブルを示す。ペアチップ実装装置には、コレット8、加熱テーブル9、さらにコレット8の図示しない移動機構が備えられており、コレット8には空気を吸引する吸引ノズル、加熱ヒータが備えられている。

【0027】次に、ペアチップ実装基板の製造方法について説明する。

【0028】まず、基板1において電極2上にはんだバンプ5aを形成し、さらにスペーサ6を載置する部分に封止樹脂7と同一の樹脂を薄くプリコートしてから、その部分にスペーサ6を載置して仮固定しておく。さらに、基板1上に形成された複数のはんだバンプ5aに平面板を押し当てて、はんだバンプ5aの高さを均一にする。ここで、スペーサ6の高さよりもはんだバンプ5aが高くなるようにはんだバンプ5aの大きさを設定しておく。

【0029】そして、このようにはんだバンプ5aおよびスペーサ6の載置された基板1が加熱テーブル9上に載せられる。次に、所定位置にあるペアチップ3がコレット8によって吸着され、その状態で基板1の上方に配置され、基板1とペアチップ3との位置の微調整が行われた後に、ペアチップ3を下方に移動させてはんだバンプ5aに電極4を当接させる。そして、その状態を維持しながらペアチップ保持部8および加熱テーブル9によって加熱することによってはんだらを溶融させて、電極2と電極4とをはんだ接合させる。

【0030】このとき、スペーサ6の高さよりもはんだバンプ5aが高く設定されているため、ペアチップ3がスペーサ6に当接した場合にペアチップ3には所定の荷重が加わることになるが、このときははんだバンプ5aからペアチップ3に加えられる反力によってペアチップ3が破壊されない程度の高さおよび大きさにはんだバンプ5aが形成されている。また、はんだバンプ5aに電極4を当接させる前に、加熱テーブル9によって基板1を加熱してはんだバンプ5aを溶融させた状態にしてからペアチップ3の載置を行ってもよく、またそのようにす

ることにより、ペアチップ3に加わる荷重を無くすことができる。なお、この場合、はんだバンプ5aを溶融させたときに、スペーサ6の高さよりもはんだらが高くなるようにはんだバンプ5aの大きさを設定する必要がある。

【0031】そして、基板1にペアチップ3を搭載した後に、基板1とペアチップ3との間に封止樹脂7を注入して、ギャップを封止することによってペアチップ実装基板が製造される。

10 【0032】このように構成したことにより、スペーサ6によって基板1とペアチップ3とのギャップを適正な幅に規制することができるため、封止樹脂7を確実に注入することが可能になる。その結果、ボイドの発生が防止されて、ペアチップ3の実装強度を確保することが可能になる。

【0033】図3、図4は本発明のペアチップ実装基板の第2実施形態におけるペアチップの実装前および実装後の構造を示す断面図であり、10はスタッダードバンプ、11はポールバンプを示す。スタッダードバンプ10は、Au等の導電性、耐腐食性を有する硬質部材からなり、ワイヤボンディングによって電極4上に形成されたものであり、また、ポールバンプ11は、導電性、耐腐食性を有する金属ボールを電極4上に溶着して形成したものである。さらに、スタッダードバンプ10およびポールバンプ11の高さは、基板1とペアチップ3とのギャップの適正值になるように設定されている。

【0034】すなわち第2実施形態は、図1に示す第1実施形態におけるスペーサ6の代わりに、電極2と電極4との間にスタッダードバンプ10またはポールバンプ11を介在させて、基板1とペアチップ3とのギャップを規制させるとともに、電極端子を兼ねるように構成したものである。

【0035】次に、製造方法について説明する。まず、図3(a)および図4(a)に示すように、電極4上にスタッダードバンプ10またはポールバンプ11を形成し、電極2上にはんだバンプ5aを形成する。そして、はんだバンプ5aを溶融させた状態で、スタッダードバンプ10またはポールバンプ11を電極2に当接させることにより、図3(b)および図4(b)に示すように、基板1上にペアチップ3がはんだ接合される。

【0036】このように構成したことにより、スタッダードバンプ10またはポールバンプ11によって基板1とペアチップ3とのギャップを適正な幅に規制することができるため、封止樹脂7を確実に注入することが可能になる。

【0037】なお、前述した第2実施形態においては、図5、図6に示すように、スタッダードバンプ10上またはポールバンプ11の周囲にはんだバンプ5aを形成してもよい。また、図7、図8に示すように、基板1の電極2上にスタッダードバンプ10またはポールバンプ11を設

け、ペアチップ3の電極4上にはんだバンプ5aを形成して、基板1上にペアチップ3をはんだ接合させてもよい。この場合、図9、図10に示すように、電極2におけるスタッドバンプ10上またはポールバンプ11の周囲にはんだバンプ5aを形成してもよい。

【0038】また、図5、図6および図9、図10に示すように、スタッドバンプ10上またはポールバンプ11の周囲にはんだバンプ5aを形成する場合には、はんだバンプ5aをめっき工法によって形成してもよく、まためっき工法によってはんだバンプ5aを形成することにより、一度に複数個のはんだバンプ5aを形成することが可能になり、製造時間の短縮化が図れる。

【0039】さらに、第2実施形態において、すべての電極4上にスタッドバンプ10またはポールバンプ11を設ける必要はなく、例えば、ペアチップ3の4隅に近い電極4上にのみスタッドバンプ10またはポールバンプ11を設けてもよい。

【0040】図11は本発明のペアチップ実装基板の第3実施形態の要部構造を示す平面図、図12は図11のA-A線断面図であり、12は基板1上における電極2の形成領域の外側を囲むように形成された樹脂レジスト層、13は封止樹脂7の注入口となる封止樹脂注入部を示す。

【0041】樹脂レジスト層12は、電極2の形成領域の外側を十字型に囲むように形成されており、ペアチップ3を基板1に搭載する際、ペアチップ3の4隅が樹脂レジスト層12に当接することにより、それ以上のペアチップ3の基板1側への移動が抑止される。また、樹脂レジスト層12の厚さは基板1とペアチップ3とのギャップが適正になるように設定されている。

【0042】また、ペアチップ3を基板1に搭載する前においては、図13に示すように、はんだバンプ5aを電極2上に形成する際に、はんだバンプ5aの高さが樹脂レジスト層12の表面よりも高くなるように設定しておく。

【0043】また、ペアチップ3を基板1に搭載した時、ペアチップ3の側部には樹脂レジスト層12によって覆われていない封止樹脂注入部13が形成されており、この封止樹脂注入部13から基板1とペアチップ3との間に封止樹脂7を注入する。

【0044】このように構成したことにより、樹脂レジスト層12によって基板1とペアチップ3とのギャップを適正な幅に規制することができるため、封止樹脂7を確実に注入することが可能になる。

【0045】図14は本発明のペアチップ実装基板の第4実施形態にかかる基板の構成を示す説明図、図15は図14の基板にチップ部品を搭載した構成を示す説明図であり、14は、電極2に直接あるいは各種電子部品を介して電気的に接続され、ペアチップ3の端子となるランド、15は、電極2からランド14までの間に設けら

れ、チップ抵抗やコンデンサ等のチップ部品を搭載する実装ランド、16は配線に寄与しないアースランド、17は隣接するランド14間またはランド14とアースランド16間を接続するワイヤ、18はチップ部品を示す。

【0046】基板1上には、ペアチップの実装領域に電極2が配置されており、これら電極2に対応する各ランド14が基板1の縁部に配置され、さらに基板1の4隅にアースランド16が配置されており、これらのランド14、アースランド16がワイヤ17によって数種つなぎ状に接続されている。そして、図15に示すように、実装ランド15にチップ部品18が実装される。

【0047】次に、ペアチップ実装基板の製造方法について説明する。

【0048】まず、隣り合う各ランド14、16にワイヤ17を接続する。次に、電極2にはんだバンプ5aを形成し、また、この時に図1に示すスペーサ6を載置したり、図7、図8に示すように、スタッドバンプ10またはポールバンプ11を載置しておく。さらに、実装ランド15上にクリームはんだを印刷、ディスペンス等により供給し、チップ部品18を搭載する。このとき、基板1上の実装ランド15に予めはんだプリコートをしておいて、さらに接着性フラックスを印刷、ディスペンス等により供給してからチップ部品18を搭載してもよい。

【0049】次に、基板1を加熱テーブル9上に載置し、コレット8にペアチップ3を吸着させてからコレット8を移動させて、ペアチップ3を基板1における電極2の形成領域に對向させた後に、図16に示すように、コレット8を下方に移動させてペアチップ3を基板1上に搭載させて、その状態で維持させる。

【0050】次に、基板1およびペアチップ3を加熱してはんだを溶融させ、チップ部品18を実装ランド15に、ペアチップ3を電極2にはんだ接合させる。接合後、図17に示すように、ワイヤ17を除去して、ランド14にプローブ19を当てて電気測定を行うことにより、ペアチップ実装基板が製造される。

【0051】このように構成したことにより、通常、ペアチップは静電気によって破壊されやすく、例えば、実装する基板の電極間に電位差が生じていたならば、そのまま実装した場合、ペアチップが静電破壊されるおそれがあるが、本実施形態によれば、各ランド14、16にワイヤ17を接続することによって、ランド14間の電位差がキャンセルされるため、ペアチップ実装時における静電破壊を防止することができる。さらに、ペアチップ3と基板1上に載置したチップ部品18とを一括してリフローはんだ付けすることが可能になる。

【0052】図18は本発明のペアチップ実装装置の第1実施形態における要部構成を示す説明図であり、20は、コレット8に設けられ、ペアチップ3の実装時に基

11

板1面に当接して、コレット8の移動を規制するストッパを示す。

【0053】ストッパ20における、コレット8のペアチップ吸着面の位置から突出している部分の長さをL、ペアチップ3の厚さをT、基板1とペアチップ3とのギャップをGとすれば、基板1とペアチップ3とのギャップを維持するためには、(数1)の関係が成り立つ必要がある。

【0054】

【数1】 $L = T + G$ 

また、はんだバンプ5aの高さをhとすれば、はんだバンプ5aに電極4を当接させるためには、(数2)の関係が成り立つ必要がある。

【0055】

【数2】 $G \leq h$ 

ここで、接合前のはんだバンプ5aの体積を $V_B$ 、接合後のはんだの体積を $V_P$ とすれば、図19に示すように、接合前のはんだバンプ5aの形状は球の一部に、接合後のはんだの形状は円柱形であると仮定すれば、次の(数3)、(数4)、(数5)が成り立つ。なお、rははんだバンプ5aの底面の半径、Rは接合後のはんだ底面の半径を示す。

【0056】

【数3】

$$V_B = \frac{\pi}{6} h (h^2 + 3r^2)$$

【0057】

【数4】

$$V_P = \pi R^2 G$$

ここで、 $V_B = V_P$ であるため、

【0058】

【数5】

$$\frac{\pi}{6} h (h^2 + 3r^2) = \pi R^2 G$$

さらに、接合後における隣接するはんだ5間の幅をPとすると、隣接するはんだ5間で短絡しないためには、(数6)が成り立つ必要がある。

【0059】

【数6】 $2R \leq P$ 

したがって、次の(数7)、(数8)、(数9)を満たすようにギャップGを決定して、長さLを決定することにより、ストッパ20の長さを決定する。

【0060】

【数7】

$$G = \frac{h}{6R^2} (h^2 + 3r^2)$$

【0061】

【数8】 $G \leq h$ 

【0062】

【数9】 $R \leq P/2$ 

12

このように構成したことにより、ストッパ20によってギャップGが規定されるために、ペアチップ3を基板1側に必要以上に移動させることができないことが防止され、その結果、ギャップGが維持されるとともに、ペアチップ3に過剰な荷重がかかることが防止できる。

【0063】図20は本発明のペアチップ実装装置の第2実施形態における要部構成を示す説明図であり、21はコレット8を上下させるモータ、22ははんだバンプ5a付近を撮影するカメラ、23は、カメラ22の画像を基に、ペアチップ3の厚みT、はんだバンプ5aの高さhおよび原点(基板1の表面位置)を認識する認識装置、24は、認識装置23における認識結果を基に、適正ギャップG、実際のギャップG'および適正ギャップGにするための調整量を算出する演算装置、25は、演算装置24における演算結果を基に、モータ21を駆動させるコントローラを示す。

【0064】基板1にペアチップ3を対向させた時に、カメラ22によってペアチップ3およびはんだバンプ5aが撮影されて、認識装置23によってペアチップ3の厚みT、はんだバンプ5aの高さhおよび原点が認識される。演算装置24においては、(数7)の式に基づいて適正ギャップGを決定する。このとき、はんだバンプ5aの高さhの値は、認識装置23によって認識させた値を用いるが、rおよびRの値について認識装置23によって認識させた値を用いても、どのはんだバンプ5aのrおよびRの値も略一定であると見なして予め設定してもよい。

【0065】そして、コントローラ25によってモータ21を駆動させて、図21に示すように、基板1とペアチップ3との間隔がギャップGになるようにコレット8の高さを調整し、その状態を維持しながら加熱を行う。なお、モータ21を駆動させている間もカメラ22の画像を基に、認識装置23が各パラメータの認識を行って、 $G \leq h$ の関係が保つようにコントローラ25によってコレット8の高さを制御させる。

【0066】このように構成したことにより、ギャップGが保たれるようにコレット8の高さが制御されるために、ペアチップ3を基板1側に必要以上に移動させることができないことが防止され、その結果、ギャップGが維持されるとともに、ペアチップ3に過剰な荷重がかかるのを防止できる。

【0067】なお、前述した実施形態においてはカメラ22を使用したが、カメラ22の代わりに赤外線センサを用いても構わない。

【0068】

【発明の効果】以上、説明したように構成された本発明によれば、ペアチップを基板に実装する際に、ペアチップを基板側に必要以上に移動させることができないことが防止され、その結果、ペアチップと基板とのギャップが維持されるとともに、ペアチップに過剰な荷重がかかるのを防止で

きる。その結果、ペアチップと基板との間に確実に封止樹脂を注入することができるようになり、内部にボイドが発生することを防止でき、適正な接合強度を得ることができる。

【図面の簡単な説明】

【図1】本発明のペアチップ実装基板の第1実施形態の要部構造を示す断面図

【図2】図1のペアチップ実装基板を製造するペアチップ実装装置の要部、および製造工程の一部を示す説明図

【図3】本発明のペアチップ実装基板の第2実施形態におけるペアチップの実装前および実装後の構造を示す断面図

【図4】本発明のペアチップ実装基板の第2実施形態におけるペアチップの実装前および実装後の構造を示す断面図

【図5】本発明のペアチップ実装基板の第2実施形態の他の形態におけるペアチップのスタッドバンプ付近の構造を示す説明図

【図6】本発明のペアチップ実装基板の第2実施形態の他の形態におけるペアチップのポールバンプ付近の構造を示す説明図

【図7】本発明のペアチップ実装基板の第2実施形態の他の形態の構造を示す説明図

【図8】本発明のペアチップ実装基板の第2実施形態の他の形態の構造を示す説明図

【図9】本発明のペアチップ実装基板の第2実施形態の他の形態における基板のスタッドバンプ付近の構造を示す説明図

【図10】本発明のペアチップ実装基板の第2実施形態の他の形態における基板のポールバンプ付近の構造を示す説明図

【図11】本発明のペアチップ実装基板の第3実施形態の要部構造を示す平面図

【図12】図11のA-A線断面図

【図13】ペアチップを基板に搭載する前の、樹脂レジスト層とはんだバンプの高さを示す断面図

【図14】本発明のペアチップ実装基板の第4実施形態にかかる基板の構成を示す説明図

【図15】図14の品を搭載した構成を示す説明図

【図16】基板にチップ部品とペアチップとをはんだ接

合させる工程の説明図

【図17】ペアチップ実装基板の検査工程の説明図

【図18】本発明のペアチップ実装装置の第1実施形態における要部構成を示す説明図

【図19】ペアチップと基板とのはんだ接合前とはんだ接合後のはんだの形状を示す説明図

【図20】本発明のペアチップ実装装置の第2実施形態における要部構成を示す説明図

【図21】図20の装置によるはんだ接合時のペアチップと基板とのギャップを示す説明図

【図22】従来のはんだ接合方法の一例を示す説明図

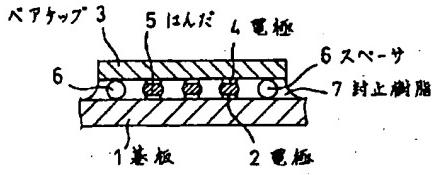
【図23】従来のはんだ接合方法の他例を示す説明図

【図24】ギャップが狭い場合におけるボイドの発生状態を示す説明図

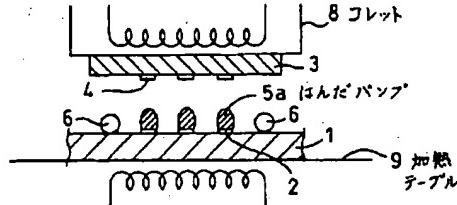
【符号の説明】

- 1 基板
- 2, 4 電極
- 3 ペアチップ
- 5 はんだ
- 5a はんだバンプ
- 6 スペーサ
- 7 封止樹脂
- 8 コレット
- 9 加熱テーブル
- 10 スタッドバンプ
- 11 ポールバンプ
- 12 樹脂レジスト層
- 13 封止樹脂注入部
- 14 ランド
- 15 実装ランド
- 16 アースランド
- 17 ワイヤ
- 18 チップ部品
- 19 プローブ
- 20 ストッパ
- 21 モータ
- 22 カメラ
- 23 認識装置
- 24 演算装置
- 25 コントローラ

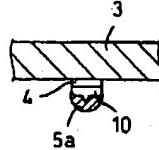
【図1】



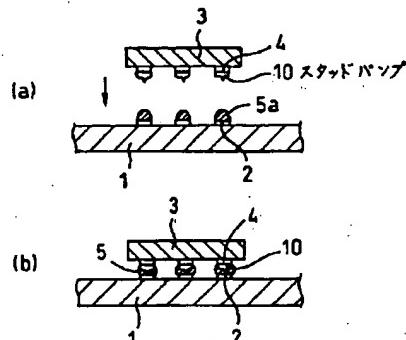
【図2】



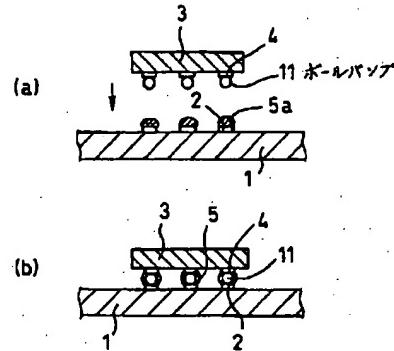
【図5】



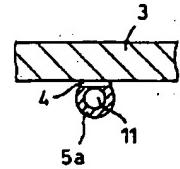
【図3】



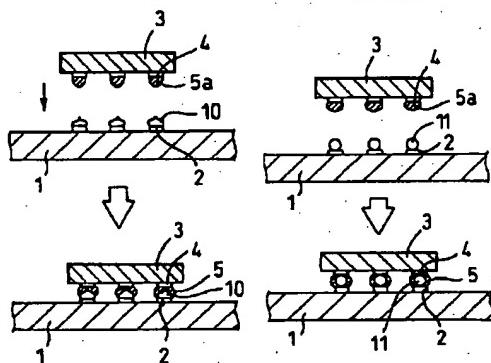
【図4】



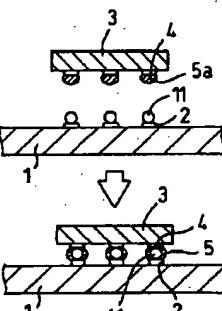
【図6】



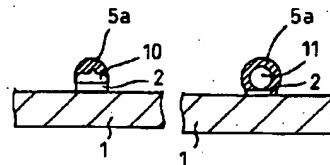
【図7】



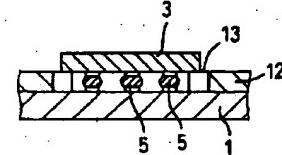
【図8】



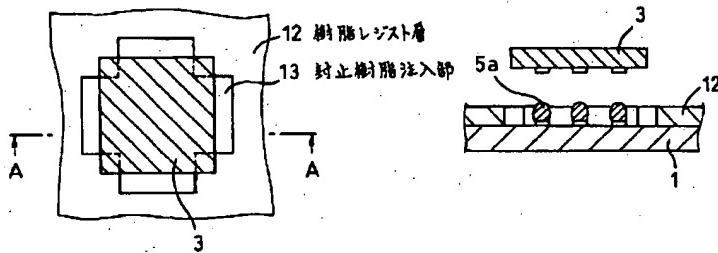
【図9】



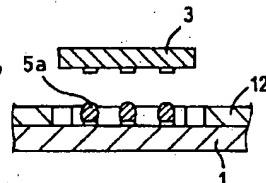
【図10】



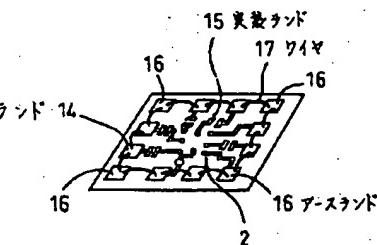
【図11】



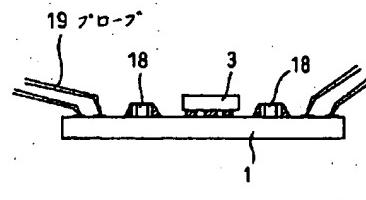
【図13】



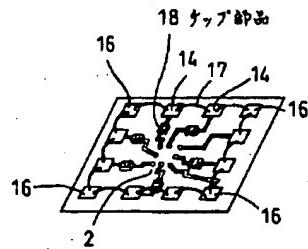
【図14】



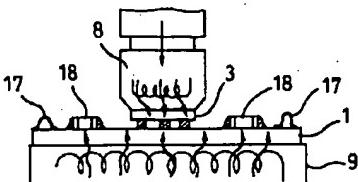
【図17】



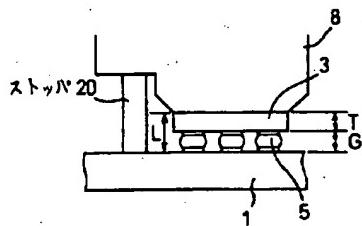
【図15】



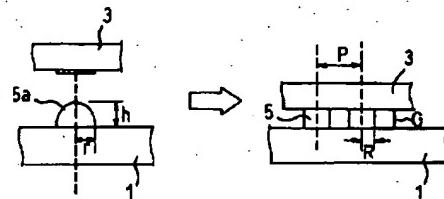
【図16】



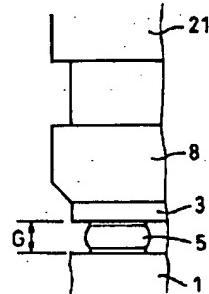
【図18】



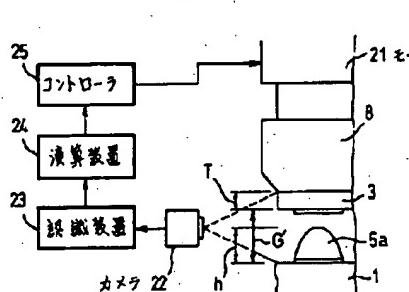
【図19】



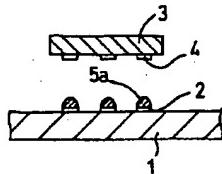
【図21】



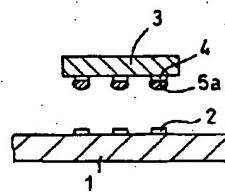
【図20】



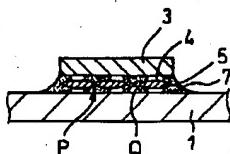
【図22】



【図23】



【図24】



フロントページの続き

(72)発明者 鳥羽 広門

神奈川県横浜市港北区綱島東四丁目3番1  
号 松下通信工業株式会社内

(72)発明者 根岸 英彦

神奈川県横浜市港北区綱島東四丁目3番1  
号 松下通信工業株式会社内

(72)発明者 東郷 仁磨

神奈川県横浜市港北区綱島東四丁目3番1  
号 松下通信工業株式会社内  
F ターム(参考) 4M109 AA01 BA03 CA04  
5F044 LL01 LL04 LL17 QQ03 RR19  
5F061 AA01 BA03 CA04